



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenlegungsschrift**
⑩ **DE 195 40 814 A 1**

⑤1 Int. Cl.⁶:
H 05 K 7/20
H 05 K 1/02

②1 Aktenzeichen: 195 40 814.4
②2 Anmeldetag: 2. 11. 95
④3 Offenlegungstag: 7. 5. 97

DE 195 40 814 A 1

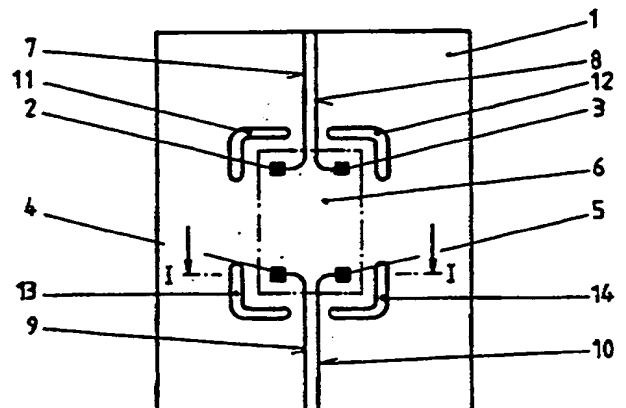
⑦1 Anmelder:
VDO Adolf Schindling AG, 80326 Frankfurt, DE

⑦4 Vertreter:
Klein, T., Dipl.-Ing. (FH), Pat.-Anw., 55262 Heidesheim

⑦2 Erfinder:
Sellner, Volker, 61276 Weilrod, DE; Dallwitz,
Gerhard, 61194 Niddatal, DE

⑤4 Platine

⑤7 Auf einer aus einer Wärmeleitplatte (15) und einer Leiterplatte (1) zusammengesetzten Platine sind durch Oberflächenmontage Bauteile (8) befestigt. Die Verbindung der Wärmeleitplatte (15) und der Leiterplatte (1) ist im Bereich der Bauteile (8) unterbrochen. Zusätzlich weist die Leiterplatte (1) Schlitze (11-14) auf, welche die Bauteile (8) rahmenartig umschließen. Die Schlitze (11-14) sind lediglich zur Wegführung einer Leiterbahn (7-10) unterbrochen.



DE 195 40 814 A 1

Die Erfindung betrifft eine Platine, welche durch eine form- oder stoffschlüssige Verbindung einer Wärmeleitplatte mit einer Leiterplatte hergestellt ist und auf welcher Bauteile durch Oberflächenmontage befestigt sind.

Leiterplatten werden häufig mit Wärmeleitplatten zu einer Platine verbunden, um eine gute Wärmeableitung der darauf montierten Bauteile zu ermöglichen und um eine hohe mechanische Stabilität derselben zu gewährleisten. Diese Verbindung bezeichnet man oftmals als heat-sink Technik. Die Wärmeleitplatte besteht aus einem die Wärme gut leitenden Material, beispielsweise Aluminium, Kupfer oder speziellen Kunststoff. Auf die Leiterplatte werden die Bauteile zur Befestigung oder zur Kontaktierung mit auf der Leiterplatte angeordneten Leiterbahnen in der Regel aufgelötet. Bauteile, die speziell für eine Oberflächenmontage ausgebildet sind, werden in der Literatur als SMD-Bauteile bezeichnet. Diese Bauteile können wie gewöhnliche elektronische Bauteile Kontaktbeinchen aufweisen oder lediglich Kontaktinseln, mit denen sie direkt mit der Leiterplatte verlötet werden. Beispielsweise verfügen Quarze oder Keramik Kondensatoren häufig über solche Kontaktinseln.

Bei einer derartigen Platine besteht das Problem, daß die Wärmeleitplatte und die Leiterplatte unterschiedliche Wärmeausdehnungskoeffizienten besitzen, so daß sie sich bei Temperaturwechseln unterschiedlich stark ausdehnen. Dadurch entstehen Scherkräfte in der Verbindung der Platten. Wegen der im Vergleich zur Leiterplatte höheren mechanischen Stabilität der Wärmeleitplatte werden diese Scherkräfte auf die Bauteile bzw. die Lötverbindungen übertragen. Nach einigen Temperaturwechseln führen diese Scherkräfte insbesondere bei Bauteilen mit Kontaktinseln zu einer Zerstörung der Lötverbindungen. In der Praxis behilft man sich damit, an Bauteile mit Kontaktinseln erst Kontaktbeinchen anzulöten und diese anschließend auf der Leiterplatte festzulöten. Dies führt jedoch zu zusätzlichen Montageschritten und erfordert meist eine zusätzliche mechanische Befestigung des Bauteils auf der Platine.

Der Erfindung liegt das Problem zugrunde, eine Leiterplatte der eingangs genannten Art so zu gestalten, daß auf ihr Bauteile mit Kontaktinseln angeordnet werden können, ohne daß Gefahr einer Zerstörung der Lötverbindungen durch Temperaturwechsel besteht.

Dieses Problem wird erfindungsgemäß dadurch gelöst, daß die Verbindung der Leiterplatte mit der Wärmeleitplatte ausschließlich außerhalb des Bereiches der Bauteile vorgesehen ist.

Diese Ausparung bewirkt, daß die Scherkräfte keinen Kraftangriffspunkt auf die Leiterplatte im Bereich der Bauteile mehr besitzen. Diese Scherkräfte werden deshalb außerhalb der Ausparung der Verbindung auf die Leiterplatte übertragen und pflanzen sich in ihr bis zum Bereich der Bauteile als Zugkräfte fort, wodurch sie deutlich abgeschwächt werden. Damit können die Scherkräfte, die zur Zerstörung der Lötverbindungen führen, nicht mehr direkt auf das Bauteil oder die Lötverbindung übertragen werden. Zwischen Leiterplatte und Bauteil entstehen nur geringe Scherkräfte, da beide ähnliche Wärmeausdehnungskoeffizienten besitzen. Damit lassen sich Bauteile mit Kontaktinseln direkt auf der Leiterplatte festlöten und benötigen zudem keine zusätzliche Sicherung gegen eine auftretende Schwingbelastung.

Die Gefahr der Zerstörung einer Lötverbindung

durch Temperaturwechsel läßt sich gemäß einer vorteilhaften Weiterbildung der Erfindung weiter verringern, wenn die Leiterplatte im Bereich der Bauteile durch Schlitze unterbrochen ist. Durch diese Gestaltung können sich die Zugkräfte innerhalb der Leiterplatte nicht mehr von den Bereichen, in denen die Leiterplatte mit der Wärmeleitplatte verbunden ist, bis zu den Lötverbindungen der Bauteile fortpflanzen.

Die Gefahr einer Zerstörung der Lötverbindungen läßt sich noch weiter verringern, wenn gemäß einer anderen vorteilhaften Weiterbildung der Erfindung die Schlitze die Bauteile labyrinthartig umgeben und lediglich zur Wegführung einer Leiterbahn unterbrochen sind. Durch eine geschickt versetzte Anordnung der Schlitze werden die Zugkräfte in der Leiterplatte in Biegekräfte umgewandelt, wodurch selbst große Temperaturwechsel ohne Gefahr für die Funktionsfähigkeit der Lötverbindungen aufgenommen werden können.

Dank der Erfindung lassen sich auch Scherkräfte zwischen direkt auf der Leiterplatte angeordneten Mikrochips und ihren Leiterbahnen kompensieren, wenn eine auf der Leiterplatte angeordnete Lötinsel der Bauteile von einem Schlitz rahmenartig umgeben ist.

Die Erfindung läßt zahlreiche Ausführungsformen zu. Zur weiteren Verdeutlichung ihres Grundprinzips sind drei davon in der Zeichnung dargestellt und werden nachfolgend beschrieben. Diese zeigt in

Fig. 1 eine Ansicht von Schlitzen in einer einfachen Ausführungsform der Erfindung,

Fig. 2 eine Schnittdarstellung durch die erfindungsgemäße Platine aus Fig. 1 entlang der Linie I-I.

Fig. 3 eine Ansicht einer labyrinthartigen Anordnung der Schlitze,

Fig. 4 eine Ausführungsform mit Lötinseln u-förmig umschließenden Schlitzen.

Die Fig. 1 zeigt einen Ausschnitt einer Leiterplatte 1 mit vier Lötinseln 2-5, auf der ein strichpunktirt dargestelltes Bauteil 6 aufgelötet ist. An diesen Lötinseln 2-5 ist jeweils eine Leiterbahn 7-10 angeschlossen. Die Leiterplatte 1 hat um jede Lötinsel 2-5 einen winkelförmigen Schlitz 11-14, welcher verhindert, daß Spannungen von dem äußeren Bereich der Leiterplatte 1 auf die Lötinseln 2-5 übertragen werden.

Die Fig. 2 zeigt in einem Schnitt entlang der Linie I-I aus Fig. 1, daß die Leiterplatte 1 mit einer Wärmeleitplatte 15 verbunden ist. Die Verbindung ist durch eine Klebstoffschicht 16 zwischen Leiterplatte 1 und Wärmeleitplatte 15 hergestellt. Die Wärmeleitplatte 15 ist nicht durch Schlitze unterbrochen und führt die am Bauteil 6 entstehende Wärme ab. Im Bereich des Bauteils 6 befindet sich keine Klebstoffschicht 16, so daß an dieser Stelle keine Spannungen von der Wärmeleitplatte 15 auf die Leiterplatte 1 übertragen werden können.

In Fig. 3 sind die die Lötinseln 2-5 umgebenden Schlitze 11-14 zusätzlich von labyrinthartigen Schlitzen 17, 18 in der Leiterplatte 1 eingerahmt. In der Leiterplatte 1 entstehen dadurch Stege 19, 20, über welche die Leiterbahnen 7-10 abgeführt werden. Weiterhin wird durch diese Stege 19, 20 das Bauteil 6 gehalten.

Ein direkt auf der Oberfläche der Leiterplatte 1 montierter Mikrochip 21 ist in Fig. 4 dargestellt. Dieser Mikrochip 21 ist mit Drähten 22 mit auf der Leiterplatte 1 angeordneten Lötinseln 23 verbunden. Jede einzelne Lötinsel 23 ist mit einem rahmenartigen Schlitz 24, der zur Wegführung einer Leiterbahn 25 unterbrochen ist, umgeben. Zusätzlich hat die Leiterplatte 1 weitere Schlitze 26, 27, die den Mikrochip 21 einrahmen.

Patentansprüche

1. Platine, welche durch eine form- oder stoffschlüssige Verbindung einer Wärmeleitplatte mit einer Leiterplatte stellt ist und auf welcher Bauteile 5 durch Oberflächenmontage befestigt sind, **dadurch gekennzeichnet**, daß die Verbindung der Leiterplatte (1) mit der Wärmeleitplatte (15) ausschließlich außerhalb des Bereiches der Bauteile (6, Mikrochip 21) vorgesehen ist. 10
2. Platine nach Anspruch 1, dadurch gekennzeichnet, daß Leiterplatte (1) im Bereich der Bauteile (6, Mikrochip 21) durch Schlitze (11 — 14, 17, 18, 26, 27) unterbrochen ist. 15
3. Platine nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Schlitze (17, 18) die Bauteile (6, Mikrochip 21) labyrinthartig umgeben und lediglich zur Wegführung Leiterbahn (7 — 10) unterbrochen sind. 20
4. Platine nach zumindest einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine auf der Leiterplatte (1) angeordnete Lötinsel (23) der Bauteile (6, Mikrochip 21) von einem Schlitz (24) rahmenartig umgeben ist. 25

Hierzu 2 Seite(n) Zeichnungen

25

30

35

40

45

50

55

60

65

- Leerseite -

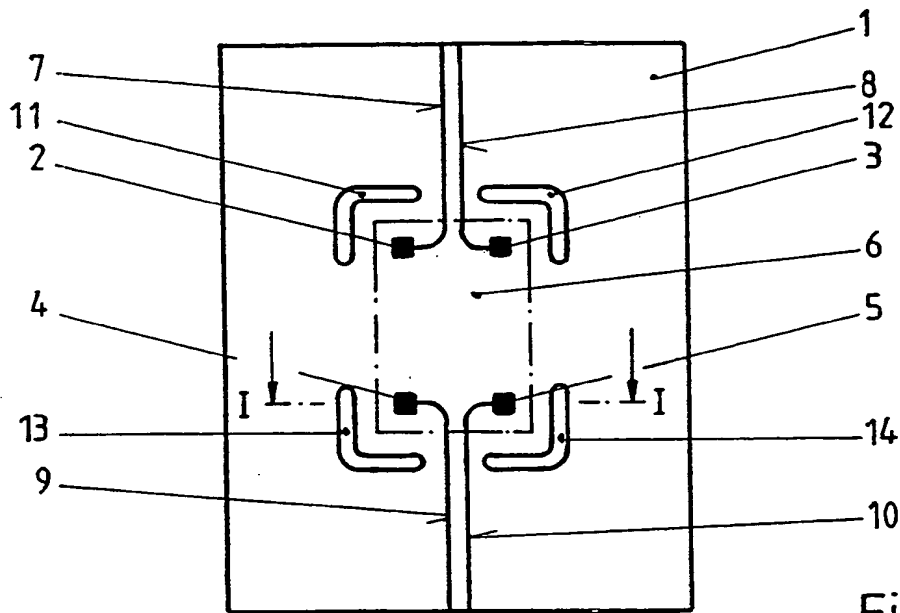


Fig. 1

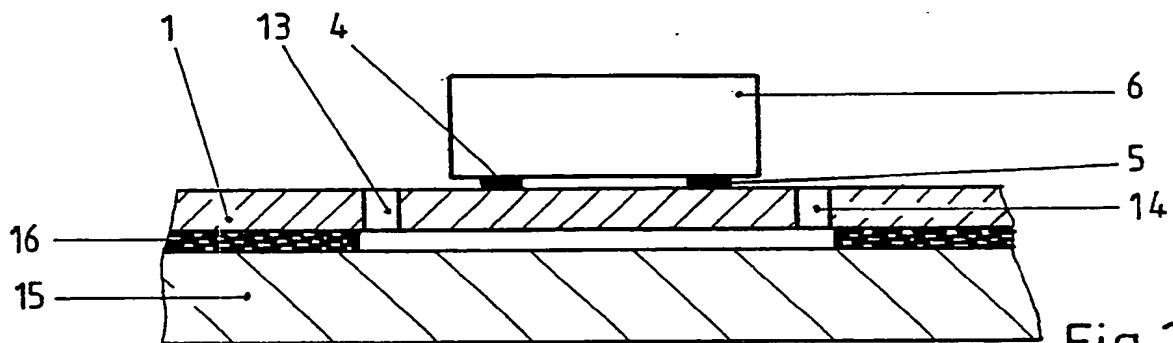


Fig. 2

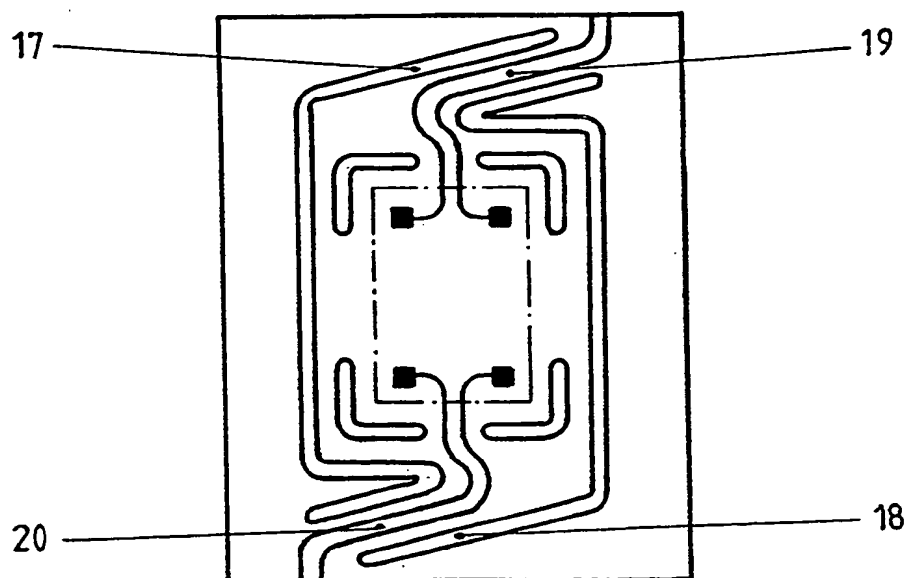


Fig. 3

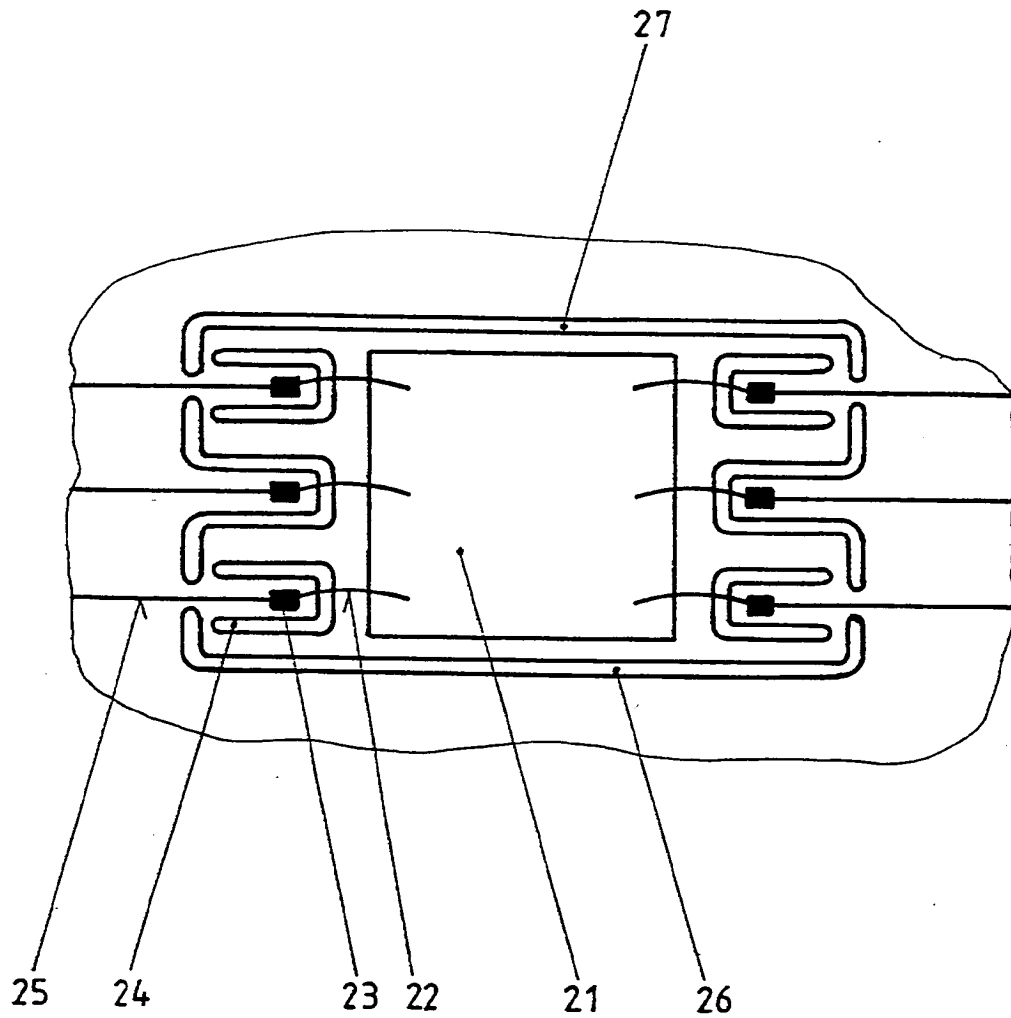


Fig. 4